



VK1621S-1 数据手册

32×4 LCD显示驱动芯片

Rev.1.3

知识产权说明

深圳市永嘉微电科技有限公司（以下简称“本公司”）已向国内外知识产权部门申请并获得了相关专利，享有这些专利的合法权益，并受到法律的严格保护。

本公司的产品及其相关专利权未经明确授权，任何公司、组织或个人均不得擅自使用。一旦发现任何侵权行为，本公司将采取一切必要的法律手段，坚决遏止此类不当行为，并追究侵权者因侵权行为给本公司造成的损失，或侵权者因此获得的不法利益。

本公司的名称和标识均为注册商标，受法律保护。未经本公司书面许可，任何单位或个人不得使用或仿冒。

在本公司知识产权的保护范围内，任何形式的许可证转让，无论是明示还是暗示，均不被允许。

1 概述

VK1621是一个点阵式存储映射的LCD驱动器,可支持最大128点(32SEGx4COM)的LCD屏,也支持2COM和3COM的LCD屏。单片机可通过3/4个通信脚配置显示参数和发送显示数据,也可通过指令进入省电模式。

2 特点

- 工作电压 2.4-5.2V
- 内置256 kHz RC振荡器(上电默认)
- 可外接32.768kHz晶体振荡器(OSCO,OSCI)
- 可外接256kHz时钟源(OSCI)
- 偏置电压(BIAS)可配置为1/2、1/3
- COM周期(DUTY)可配置为1/2、1/3、1/4
- 内置显示RAM为32x4位
- 蜂鸣器频率可配置为2kHz、4kHz
- 省电模式(通过关显示和关振荡器进入)
- 时基和看门狗共用1个时钟源,可配置8种频率
- 时基或看门狗溢出信号输出脚为/IRQ脚(开漏)
- 3/4线串行接口
- 软件配置LCD显示参数
- 写命令和读写数据2种命令格式
- 读写显示数据地址自动加1
- 3种显示数据的访问方式
- VLCD脚提供LCD驱动电压($\leq VDD$)
- 封装
 - SSOP48(300mil)(15.9mm×7.5mm PP=0.635mm)
 - LQFP48(7.0mm×7.0mm PP=0.5mm)
 - LQFP44(10.0mm×10.0mm PP=0.8mm)
 - SDIP28(288mil)(35.3mm×7.3mm PP=2.54mm)
 - DICE
 - COG

3 选型表

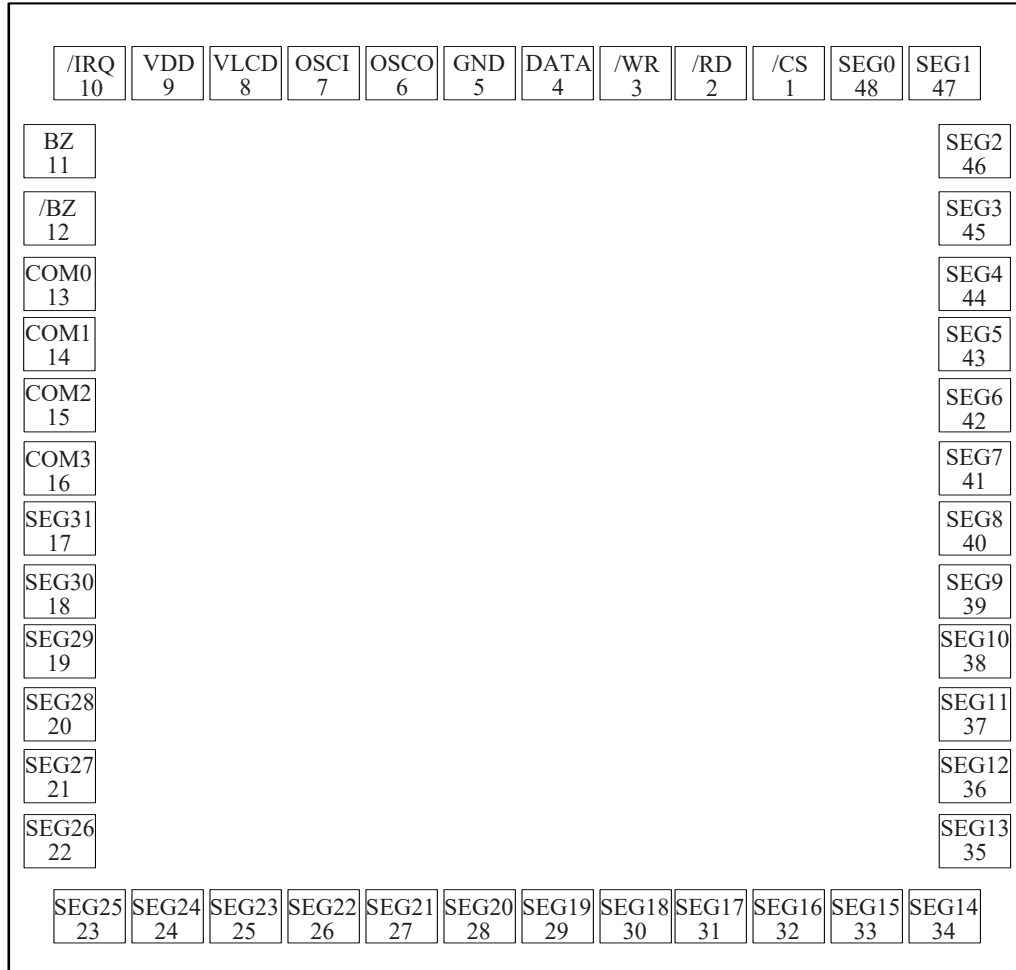
	VK1620	VK1621S-1	VK1622S	VK1623S	VK1625	VK1626
公共端	4	4	8	8	8	16
段	32	32	32	48	64	48
片内振荡器	-	√	√	√	√	√
晶体振荡器	√	√	-	√	√	√
外部时钟	√	√	√	√	√	√

4 订购信息

产品型号	封装形式	管装数	盘(卷)装数	盒装数	箱(包)装数	备注
VK1620	LQFP64		1 盘/250	1 盒/2500	1 箱/15000	
	DICE		1 盘/300	1 盒/1500	1 包/3000	裸片
VK1621S-1	LQFP44		1 盘/160	1 盒/1600	1 箱/9600	
	LQFP48		1 盘/250	1 盒/2500	1 箱/15000	
	SSPO48	1 管/30		1 盒/2400	1 箱/24000	
	SKY28	1 管/12		1 盒/600	1 箱/6000	
	DICE		1 盘/300	1 盒/1500	1 包/3000	裸片
VK1622S	LQFP44		1 盘/160	1 盒/1600	1 箱/5400	
	LQFP48		1 盘/250	1 盒/2500	1 箱/5400	
	LQFP52		1 盘/90	1 盒/900	1 箱/5400	
	LQFP64		1 盘/250	1 盒/2500	1 箱/15000	
	QFP64		1 盘/66	1 盒/660	1 箱/3960	
	DICE		1 盘/250	1 盒/1000	1 包/2000	裸片
VK1623S	LQFP100		1 盘/90	1 盒/900	1 箱/5400	
	QFP100		1 盘/66	1 盒/660	1 箱/3960	
	DICE		1 盘/100	1 盒/500	1 包/1000	裸片
VK1625	LQFP100		1 盘/90	1 盒/900	1 箱/5400	
	QFP100		1 盘/66	1 盒/660	1 箱/3960	
	DICE		1 盘/100	1 盒/500	1 包/1000	裸片
VK1626	LQFP100		1 盘/90	1 盒/900	1 箱/5400	
	QFP100		1 盘/66	1 盒/660	1 箱/3960	
	DICE		1 盘/110	1 盒/550	1 包/1500	裸片

5 COB资料

5.1 COB PAD图



芯片面积：1630×1755 μm²，衬底电位：VDD

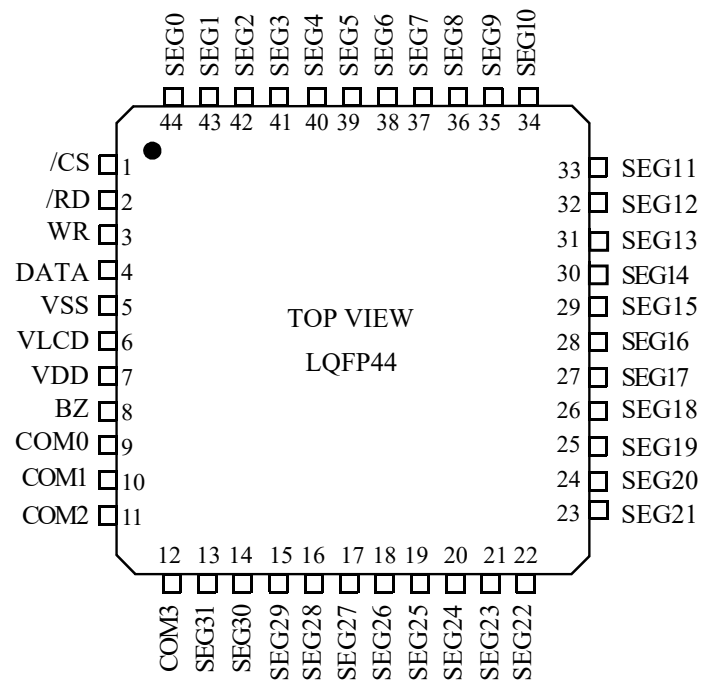
PAD 大小：90×90 μm，间距：112 μm，铝垫大小：100×100 μm，铝垫厚度：1 μm

说明：VLCD≤VDD

5.2 COB PAD坐标

序号	名称	X坐标	Y坐标	序号	名称	X坐标	Y坐标
1	/CS	411.5	732.9	25	SEG23	-397.5	-738
2	/RD	298.5	732.9	26	SEG22	-282.5	-738
3	/WR	185.5	732.9	27	SEG21	-167.5	-738
4	DATA	63	732.9	28	SEG20	-52.5	-738
5	GND	-52	732.9	29	SEG19	62.5	-738
6	OSCO	-167	732.9	30	SEG18	177.5	-738
7	OSCI	-282	732.9	31	SEG17	292.5	-738
8	VLCD	-397	732.9	32	SEG16	407.5	-738
9	VDD	-512	732.9	33	SEG15	522.5	-738
10	/IRQ	-627.	732.9	34	SEG14	637.5	-738
11	BZ	-664.5	619.8	35	SEG13	675.5	-626
12	/BZ	-664.5	494	36	SEG12	675.5	-513
13	COM0	-664.5	382	37	SEG11	675.5	-400
14	COM1	-664.5	270	38	SEG10	675.5	-287
15	COM2	-664.5	158	39	SEG9	675.5	-174
16	COM3	-664.5	46	40	SEG8	675.5	-61
17	SEG31	-664.5	-66	41	SEG7	675.5	52
18	SEG30	-664.5	-178	42	SEG6	675.5	165
19	SEG29	-664.5	-290	43	SEG5	675.5	278
20	SEG28	-664.5	-402	44	SEG4	675.5	391
21	SEG27	-664.5	-514	45	SEG3	675.5	504
22	SEG26	-664.5	-626	46	SEG2	675.5	617
23	SEG25	-627	-738	47	SEG1	637.5	732.9
24	SEG24	-512.5	-738	48	SEG0	524.5	732.9

6 管脚排列

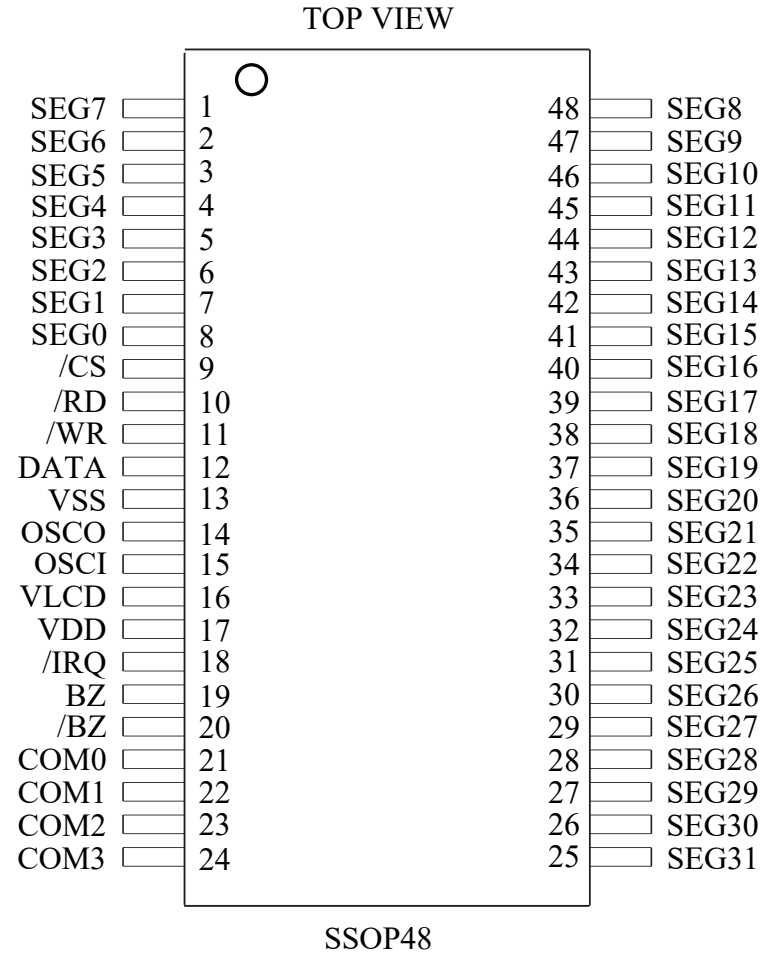


有关详细信息，请参见 [封装信息](#)

6.1 VK1621A/LQFP44管脚列表

脚位	管脚名称	输入/输出	功能描述
1	/CS	输入	片选信号内置上拉电阻，高电平禁止，低电平使能。
2	/RD	输入	读信号内置上拉电阻，信号下降沿读数据到DATA脚。
3	/WR	输入	写信号内置上拉电阻，信号上升沿锁存数据到显示RAM。
4	DATA	输入/输出	双向数据脚内置上拉电阻
5	VSS	电源负	电源地
6	VLCD	输入	LCD驱动电压
7	VDD	电源正	电源正
8	BZ	输出	2kHz/4kHz输出信号，驱动蜂鸣器，功能禁止时BZ保持低电平。
9-12	COM0-COM3	输出	LCD位输出
13-44	SEG31-SEG0	输出	LCD段输出

7 管脚排列

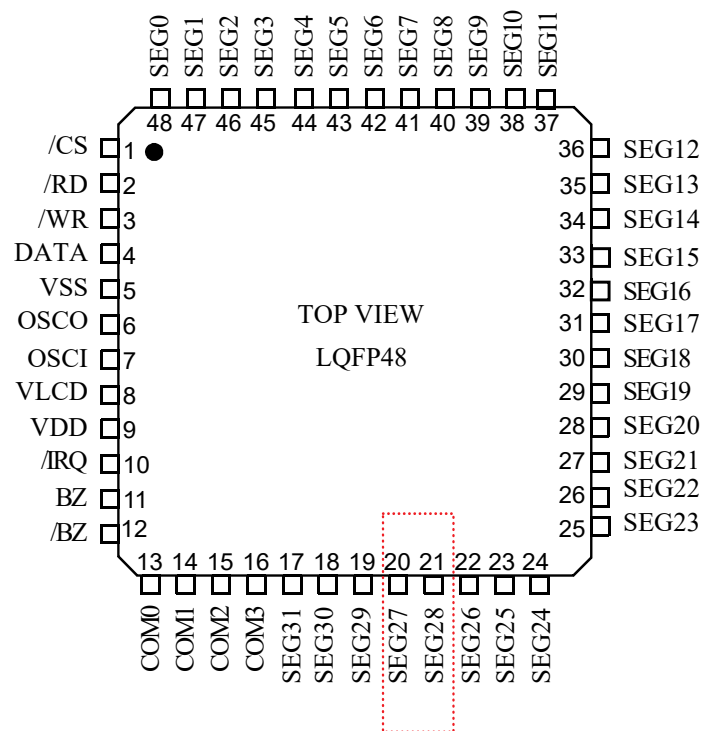


有关详细信息，请参见 [封装信息](#)

7.1 VK1621B/SSOP48管脚列表

脚位	管脚名称	输入/输出	功能描述
1-8	SEG7-SEG0	输出	LCD段输出
9	/CS	输入	片选信号内置上拉电阻，高电平禁止，低电平使能。
10	/RD	输入	读信号内置上拉电阻，信号下降沿读数据到DATA脚。
11	/WR	输入	写信号内置上拉电阻，信号上升沿锁存数据到显示RAM。
12	DATA	输入/输出	双向数据脚内置上拉电阻
13	VSS	电源负	电源地
14	OSCO	输出	使用外部晶振时，OSCI和OSCO脚连接到外部晶振脚。 使用外部时钟源时，OSCI连接到外部时钟源，OSCO悬空。 使用内部RC振荡器时，OSCI和OSCO脚悬空。
15	OSCI	输入	
16	VLCD	输入	LCD驱动电压
17	VDD	电源正	电源正
18	/IRQ	输出	时基或看门狗溢出输出脚，NMOS开漏输出。
19	BZ	输出	2kHz/4kHz差动输出信号，驱动蜂鸣器， 功能禁止时BZ和/BZ保持低电平。
20	/BZ	输出	
21-24	COM0-COM3	输出	LCD位输出
25-48	SEG31-SEG8	输出	LCD段输出

8 管脚排列

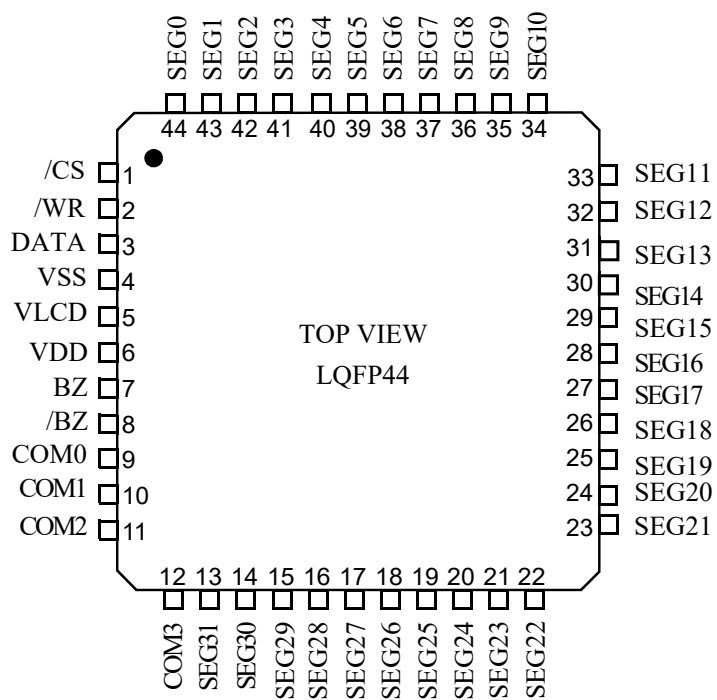


有关详细信息，请参见 [封装信息](#)

8.1 VK1621B/ LQFP48管脚列表

脚位	管脚名称	输入/输出	功能描述
1	/CS	输入	片选信号内置上拉电阻，高电平禁止，低电平使能。
2	/RD	输入	读信号内置上拉电阻，信号下降沿读数据到DATA脚。
3	/WR	输入	写信号内置上拉电阻，信号上升沿锁存数据到显示RAM。
4	DATA	输入/输出	双向数据脚内置上拉电阻
5	VSS	电源负	电源地
6	OSCO	输出	使用外部晶振时，OSCI和OSCO脚连接到外部晶振脚。 使用外部时钟源时，OSCI连接到外部时钟源，OSCO悬空。 使用内部RC振荡器时，OSCI和OSCO脚悬空。
7	OSCI	输入	
8	VLCD	输入	LCD驱动电压
9	VDD	电源正	电源正
10	/IRQ	输出	时基或看门狗溢出输出脚，NMOS开漏输出。
11	BZ	输出	2kHz/4kHz差动输出信号，驱动蜂鸣器， 功能禁止时BZ和/BZ保持低电平。
12	/BZ	输出	
13-16	COM0-COM3	输出	LCD位输出
17-19 22-48	SEG31-SEG29 SEG26-SEG0	输出	LCD段输出
20,21	SEG27,SEG28	输出	LCD段输出

9 管脚排列

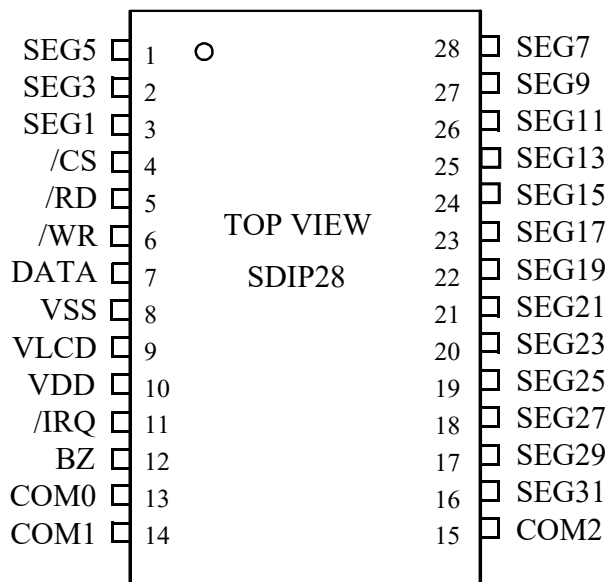


有关详细信息，请参见 [封装信息](#)

9.1 VK1621B/LQFP44管脚列表

脚位	管脚名称	输入/输出	功能描述
1	/CS	输入	片选信号内置上拉电阻，高电平禁止，低电平使能。
2	/WR	输入	写信号内置上拉电阻，信号上升沿锁存数据到显示RAM。
3	DATA	输入/输出	双向数据脚内置上拉电阻
4	VSS	电源负	电源地
5	VLCD	输入	LCD驱动电压
6	VDD	电源正	电源正
7	BZ	输出	2kHz/4kHz差动输出信号，驱动蜂鸣器， 功能禁止时BZ和/BZ保持低电平。
8	/BZ	输出	
9-12	COM0-COM3	输出	LCD位输出
13-44	SEG31-SEG0	输出	LCD段输出

10 管脚排列



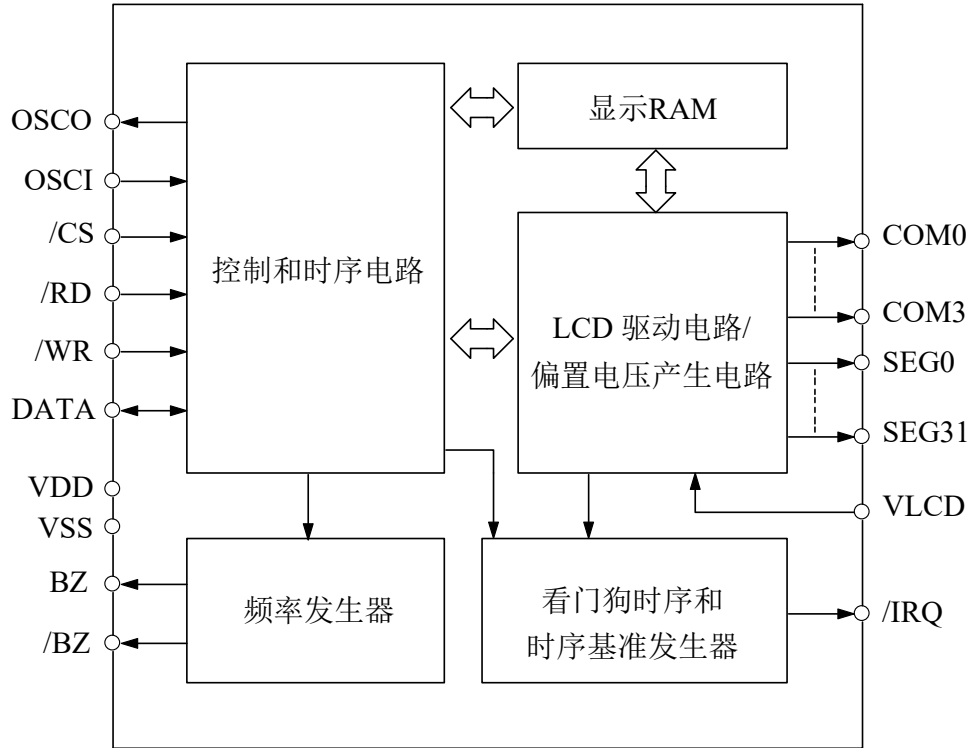
有关详细信息，请参见 [封装信息](#)

10.1 VK1621D/SDIP28管脚列表

脚位	管脚名称	输入/输出	功能描述
1,2,3	SEG1,3,5	输出	LCD段输出
4	/CS	输入	片选信号内置上拉电阻，高电平禁止，低电平使能。
5	/RD	输入	读信号内置上拉电阻，信号下降沿读数据到DATA脚。
6	/WR	输入	写信号内置上拉电阻，信号上升沿锁存数据到显示RAM。
7	DATA	输入/输出	双向数据脚内置上拉电阻
8	VSS	电源负	电源地
9	VLCD	输入	LCD驱动电压
10	VDD	电源正	电源正
11	/IRQ	输出	时基或看门狗溢出输出脚，NMOS开漏输出。
12	BZ	输出	2kHz/4kHz输出信号，驱动蜂鸣器，功能禁止时BZ保持低电平。
13-15	COM0-COM2	输出	LCD位输出
16-28	SEG31,29,27, 25,23,21,19, 17,15,13,11, 9,SEG7	输出	LCD段输出

11 功能说明

11.1 框图



11.2 显示RAM-存储结构

静态显示存储器（RAM）结构为32×4位，贮存所显示的数据。RAM的内容直接映射成LCD驱动器的内容。通过读、写和读-改-写的三种命令形式把数据存储到RAM中。

RAM中的内容映射至LCD的过程如下表所示：

	COM3	COM2	COM1	COM0		地址 6 位 (A5---A0)
SEG0					0	
SEG1					1	
SEG2					2	
SEG3					3	
⋮					⋮	
SEG31					31	
	D3	D2	D1	D0	Data\Addr	

11.3 系统振荡器

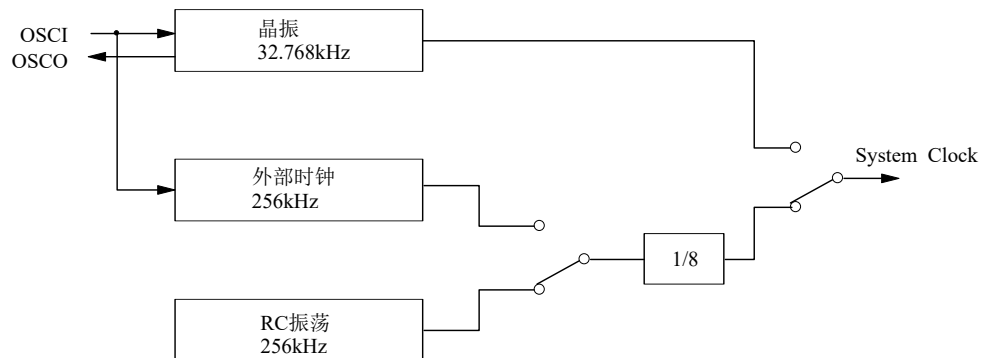
VK1621的时钟是用来产生时基/WDT的时钟频率、LCD驱动时钟和蜂鸣频率的。时钟来源可配置为内部RC振荡器（256kHz），32.768kHz的外部晶振或外部256kHz的时钟（例如由单片机IO产生的256kHz时钟）。

当执行完SYS DIS命令后，系统时钟停止并且LCD偏置发生器也将停止工作，此时LCD显示消失，时基/WDT功能也失效。此命令只适用于配置为片内RC振荡或外部晶振的时候，如果配置的是外部256kHz的时钟，SYS DIS命令无效既不能关闭系统时钟也不能进入省电模式。

当执行LCD OFF命令后关闭LCD偏置电压发生器，再执行SYS DIS命令后，系统进入省电模式，可节省功耗。

系统上电工作时，VK1621处于SYS DIS状态。

系统振荡的设置如下图所示：



11.4 时基和看门狗

时序基准发生器是一个 8 级递增计数器,可以精确的产生时基。看门狗 (WDT) 是由一个 时基发生器和一个 2 级计数器组成,它可以在主控制器或其它子系统处于异常状态时产生中断。WDT计数溢出时产生一个溢出标志,此标志可以通过命令输出到 /IRQ 脚(开漏输出)。时序基准发生器和 WDT 时钟的来源。时基和看门狗共用1个时钟源,可配置8种频率:

$$f_{WDT}=f_{sys}/2^n \quad (n=0\sim7)$$

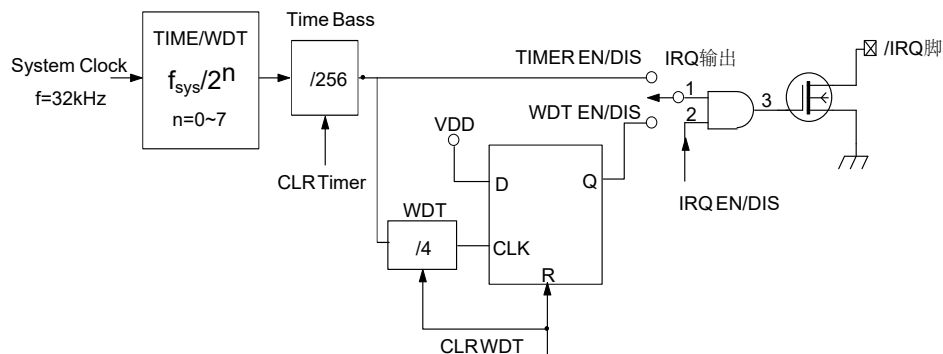
式中 $f_{sys}=32\text{kHz}$ 为系统时钟,由内部RC振荡器(256kHz),外部晶振32.768kHz或外部时钟源256kHz产生。

时基和看门狗共用1个时钟源,WDT由CLR WDT命令清除,时基发生器可以被CLR WDT或者CLR TIMER 命令清除。

WDT EN命令不仅使能了时基发生器同时也把WDT溢出标志连接到IRQ输出端,而WDT DIS命令不影响时基发生器,仅断开WDT溢出标志和IRQ端;执行TIMER EN 命令后,WDT溢出标志和IRQ输出端断开同时时基输出连接到IRQ输出端。

IRQ EN和IRQ DIS命令选择IRQ输出端连接到/IRQ输出脚有效或者无效状态。

时基和WDT设置如下图:



11.5 蜂鸣器输出

VK1621内置一个简单的2kHz/4kHz频率的声音发生器，可以在BZ和/BZ脚上输出一对驱动信号，用于产生一个单音。命令TONE 2k和TONE 4k可以用来选择输出声音频率为2kHz还是4kHz。命令TONE ON和TONE OFF用来打开或关闭蜂鸣器输出。BZ和/BZ脚是差动输出脚，当蜂鸣器禁止时BZ和/BZ脚输出保持低电平。

11.6 LCD驱动

VK1621是一个最多支持128点（32SEGx4COM）的LCD驱动器，它可以由软件配置成1/2、1/3偏置电压（bias），也可以配置成1/2DUTY（2COM）、1/3DUTY（3COM）或者1/4DUTY（4COM）。

11.7 通信接口

VK1621有4个通信脚，如果仅用于显示可以只用3个通信脚。

/CS 脚信号用来使能/禁止和主控制器之间的通信，/CS 高电平禁止并初始化内部时序，/CS低电平使能。

DATA脚是串行数据输入/输出脚，读/写数据或写入命令必需通过数据脚。

/RD 脚是读时钟输入，RAM 中的数据在 /RD 信号的下降沿被读出到 DATA 脚上，主控制器在 READ 信号上升沿和下一个下降沿之间读出正确数据。

/WR脚是写时钟输入脚，DATA 脚上的数据、地址或者命令在 /WR 信号上升沿被读到 VK1621。

/IRQ 脚作为时基输出或 WDT 溢出标志输出脚（由软件配置），NMOS开漏输出低电平有效。

11.8 命令格式

VK1621可以通过软件来操作，配置 VK1621参数和传送LCD显示数据的指令有两种模式，分别为命令模式和数据模式。命令模式ID是100，数据模式有3种，分别是读数据操作ID是110，写数据操作ID是101，读-改-写数据操作ID也是101。

ID码见下表：

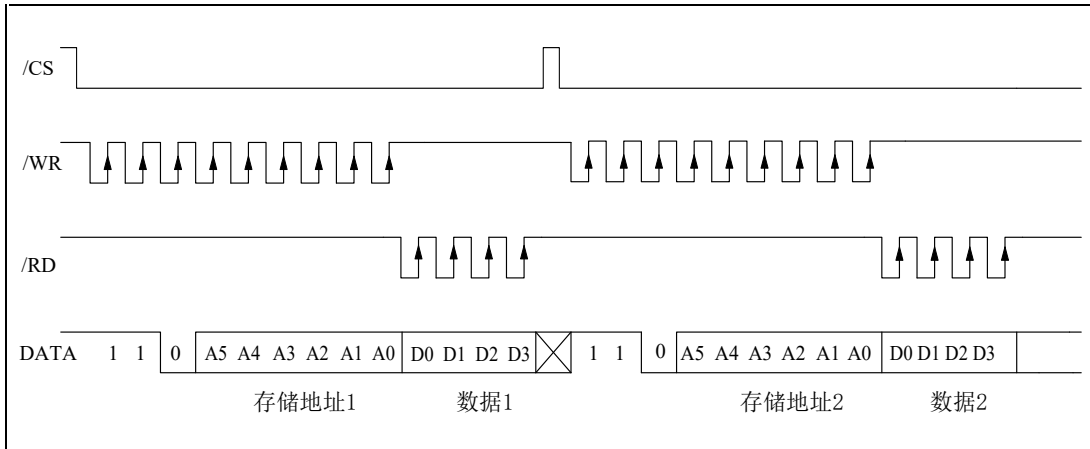
操作	模式	ID
读（RED）	数据	110
写（WRITE）	数据	101
读-改-写（Read-Modify-Write）	数据	101
命令（COMMAND）	命令	100

12 命令/数据时序

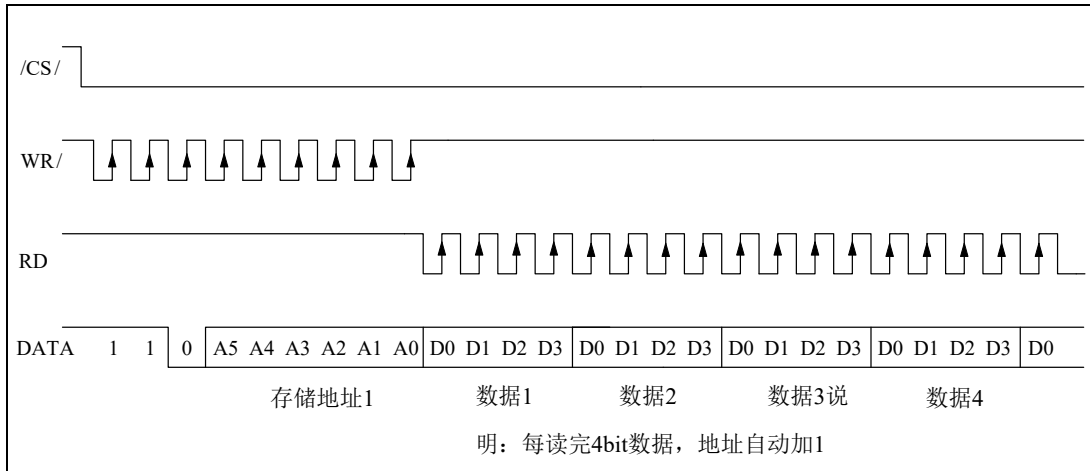
命令时序对应4个ID码。

12.1 读时序

读模式（命令代码：110）

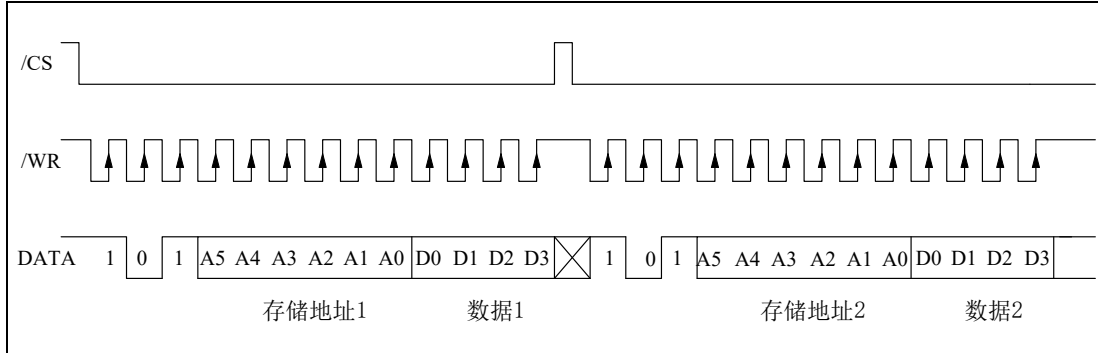


读模式（连续地址读）

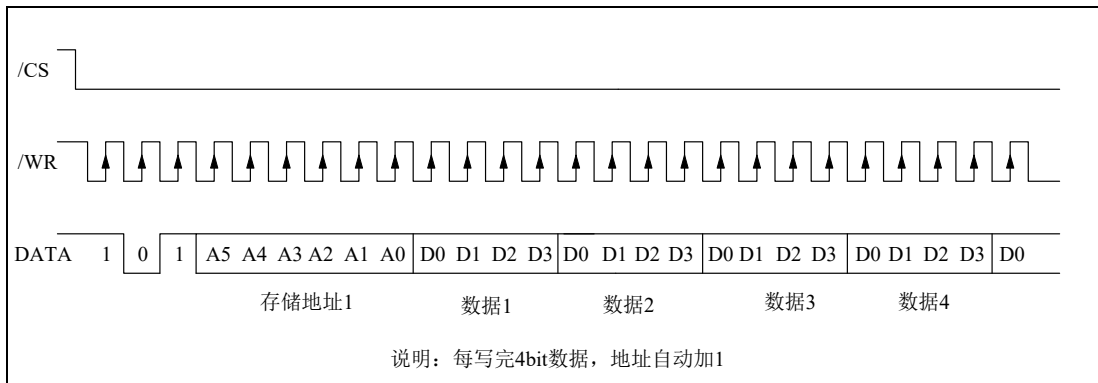


12.2 写时序

写模式（命令代码：101）

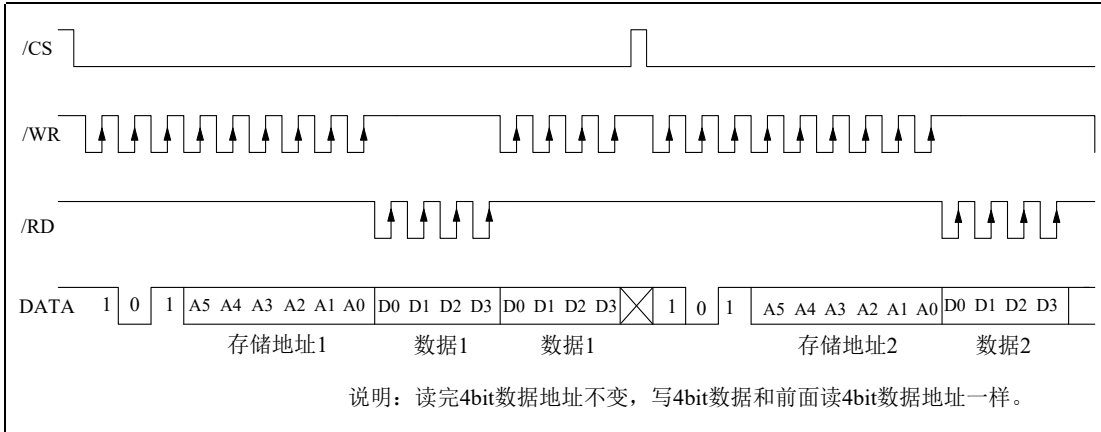


写模式（连续地址写）

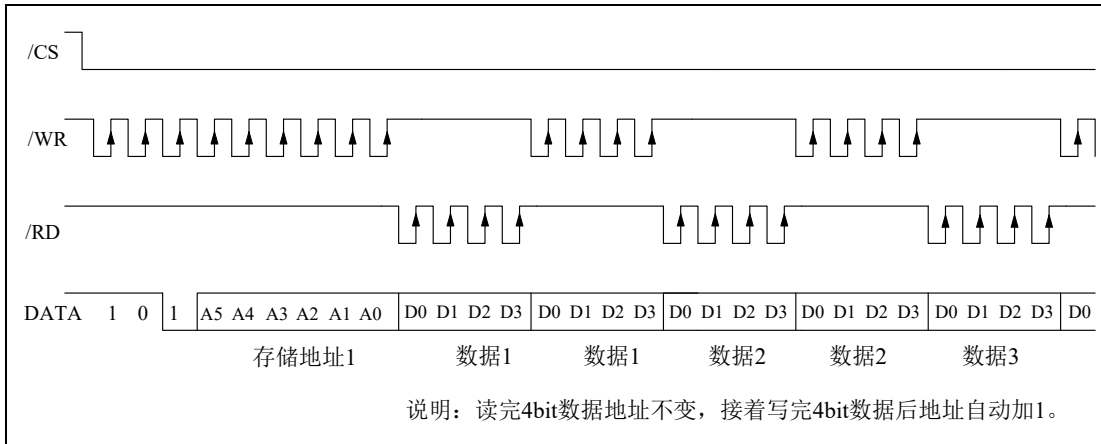


12.3 读-改-写时序

读改写模式（命令代码：101）

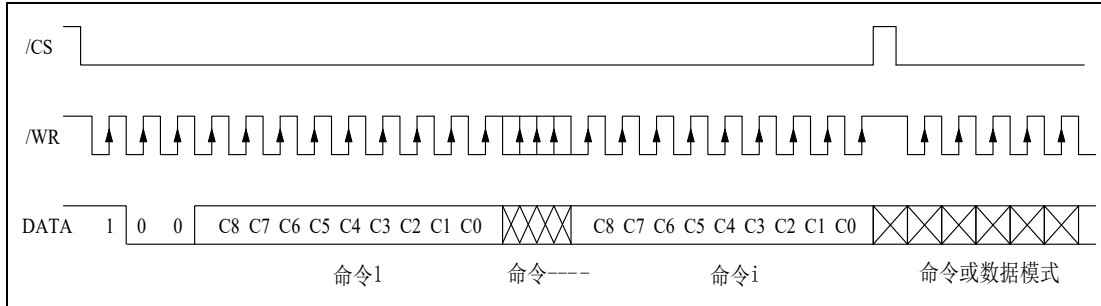


读改写模式（连续地址存储）



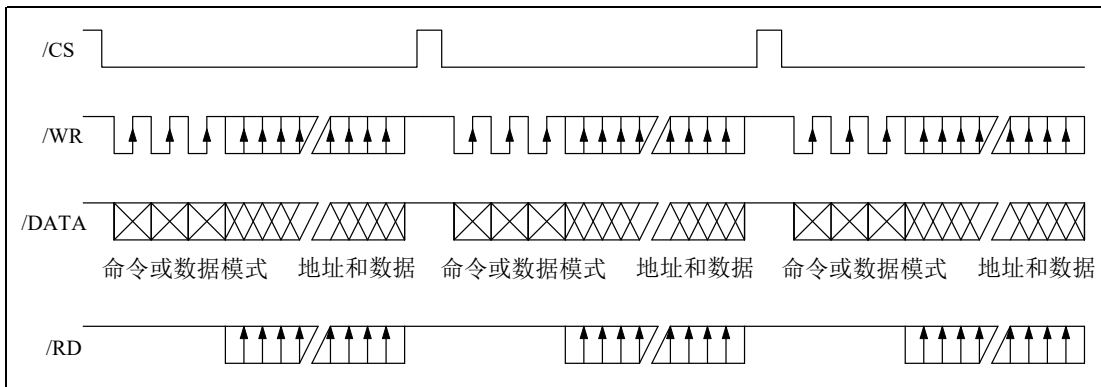
12.4 命令时序

命令模式（命令代码：100）



12.5 数据和命令时序

模式（数据和命令模式）



13 命令列表

名称	ID	命令代码	D/C	功能	复位
READ	110	A5A4A3A2A1A0D0D1D2D3	D	从 RAM 中读取数据	
WRITE	101	A5A4A3A2A1A0D0D1D2D3	D	把数据写入到 RAM 中	
READ-MODIFY-WRITE	101	A5A4A3A2A1A0D0D1D2D3	D	从 RAM 中读取和写入数据	
SYS DIS	100	0000-0000-X	C	关闭系统时钟和 LCD 偏置发生器	YES
SYS EN	100	0000-0001-X	C	打开系统时钟	
LCD OFF	100	0000-0010-X	C	关闭 LCD 偏置发生器	YES
LCD ON	100	0000-0011-X	C	打开 LCD 偏置发生器	
TIMERS DIS	100	0000-0100-X	C	禁止时序基准输出	
WDT DIS	100	0000-0101-X	C	禁止 WDT 暂停标志输出	
TIMER EN	100	0000-0110-X	C	允许时序基准输出	
WDT EN	100	0000-0111-X	C	允许 WDT 暂停标志输出	
TONE OFF	100	0000-1000-X	C	关闭蜂鸣输出	YES
TONE ON	100	0000-1001-X	C	打开蜂鸣输出	
CLR TIMER	100	0000-11XX-X	C	清空时序基准发生器中的内容	
CLR WDT	100	0000-111X-X	C	清空 WDT 中的内容	
XTAL 32k	100	0001-01XX-X	C	系统时钟, 晶振	
RC 256k	100	0001-10XX-X	C	系统时钟, 片内 RC 振荡	YES
EXT 256k	100	0001-11XX-X	C	外接时钟	
BIAS 1/2	100	0010-abX0-X	C	LCD 1/2 偏置设置 ab=00: 2 COMS ab=01: 3 COMS ab=10: 4 COMS	
BIAS 1/3	100	0010-abX1-X	C	LCD 1/3 偏置设置 ab=00: 2 COMS ab=01: 3 COMS =10: 4 COMS	
TONE 4k	100	010X-XXXX-X	C	蜂鸣频率输出: 4kHz	
TONE 2k	100	011X-XXXX-X	C	蜂鸣频率输出: 2kHz	
IRQ DIS	100	100X-0XXX-X	C	禁止 IRQ 输出	YES
IRQ EN	100	100X-1XXX-X	C	允许 IRQ 输出	
F1	100	101X-X000-X	C	时基/WDT 时钟输出: 1Hz WDT 暂停标志: 4s	
F2	100	101X-X001-X	C	时基/WDT 时钟输出: 2Hz WDT 暂停标志: 2s	
F4	100	101X-X010-X	C	时基/WDT 时钟输出: 4Hz WDT 暂停标志: 1s	
F8	100	101X-X011-X	C	时基/WDT 时钟输出: 8Hz WDT 暂停标志: 1/2s	
F16	100	101X-X100-X	C	时基/WDT 时钟输出: 16Hz WDT 暂停标志: 1/4s	
F32	100	101X-X101-X	C	时基/WDT 时钟输出: 32Hz WDT 暂停标志: 1/8s	

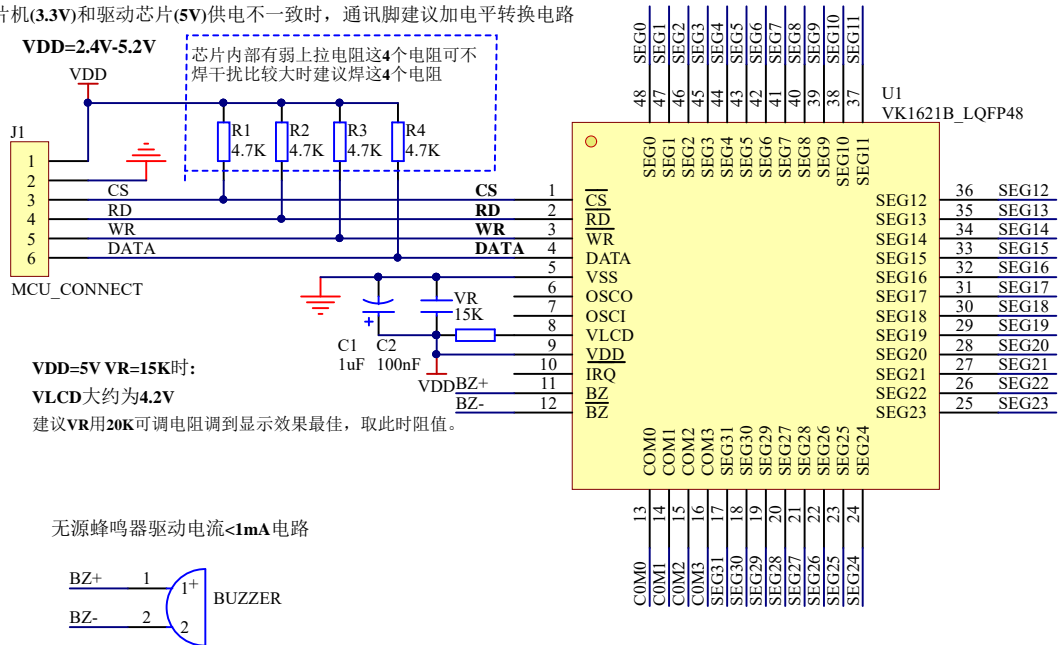
F64	100	101X-X110-X	C	时基/WDT 时钟输出: 64Hz WDT 暂停标志: 1/16s	
F128	100	101X-X111-X	C	时基/WDT 时钟输出: 128Hz WDT 暂停标志: 1/32s	YES
TEST	100	1110-0000- X	C	测试模式	
NORMAL	100	1110-0011- X	C	普通模式	YES

说明: X: 可以是0也可以是1
A5-A0: 显示RAM 位地址
D3-D0: 4bit显示数据
D/C: 数据/命令模式
复位: 上电默认状态
101和100是指令ID

14 参考电路

LCD只显示时RD脚可以悬空不连接
周围干扰比较大时可以在通讯脚上串10R到1k电阻和pF级对地小电容

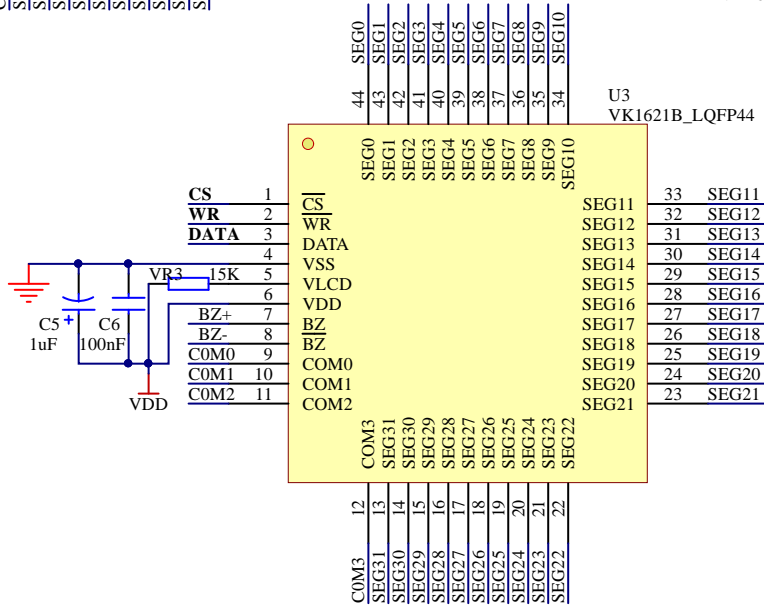
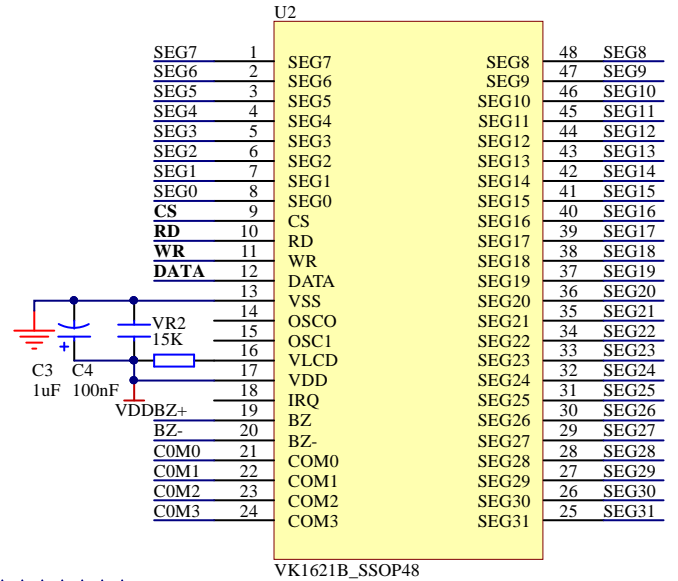
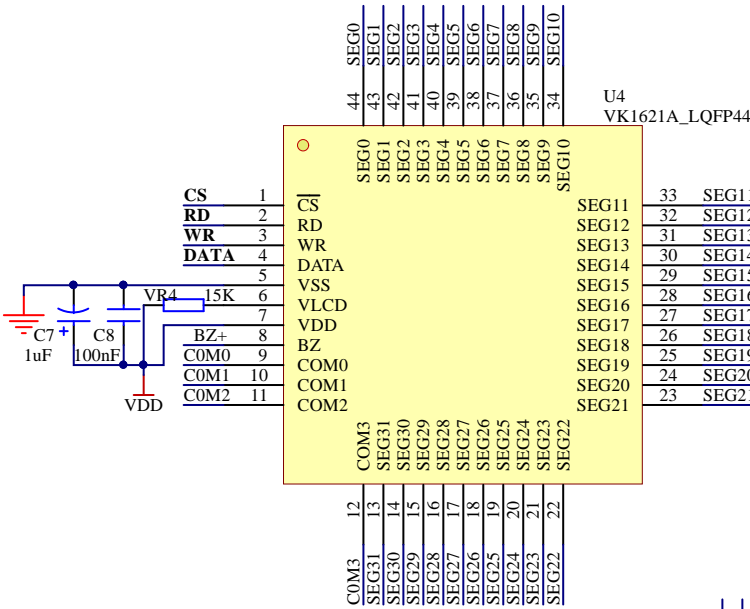
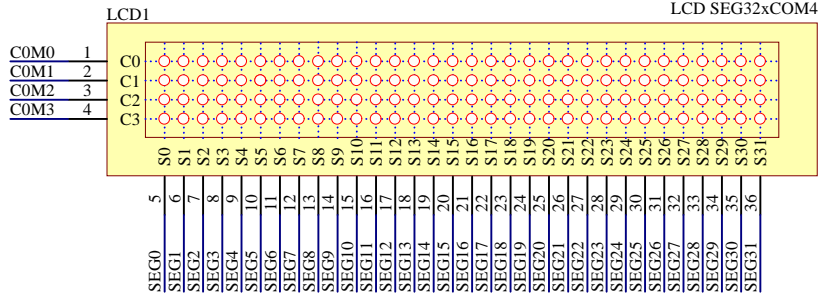
单片机(3.3V)和驱动芯片(5V)供电不一致时, 通讯脚建议加电平转换电路



建议芯片的COM脚和LCD的COM脚顺序1对1连接

SEG脚为了PCB走线方便可打乱顺序

注意写软件时显示RAM对应的顺序也要改过来



15 电气特性

15.1 极限参数

特性	符号	极限值	单位
电源电压	VDD	-0.3~5.5	V
输入电压	VIN	$V_{SS}-0.3 \sim V_{DD}+0.3$	V
存贮温度	T _{STG}	-50~+125	°C
工作温度	T _{OTG}	-40~+85	°C

15.2 直流参数

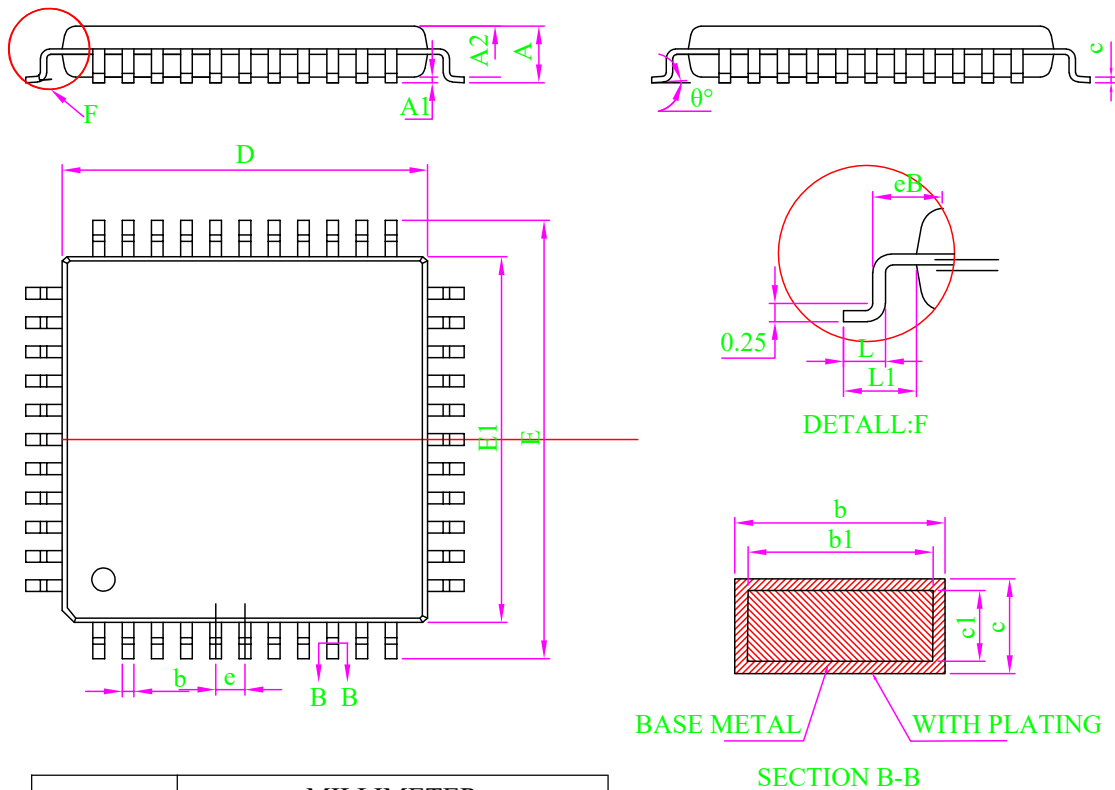
名称	符号	最小值	典型值	最大值	单位	测试条件	
						VDD	条件
工作电压	VDD	2.4	—	5.2	V	—	—
工作电流	I _{DD1}	—	150	300	μA	3V	无负载/LCD 打开 片内RC 振荡
		—	300	600		5V	
工作电流	I _{DD2}	—	60	120	μA	3V	无负载/LCD 打开 晶振
		—	120	240		5V	
工作电流	I _{DD3}	—	100	200	μA	3V	无负载/LCD 关闭 外接时钟
		—	200	400		5V	
待机电流	I _{STB}	—	0.1	5	μA	3V	无负载 电源关机模式
		—	0.3	10		5V	
输入低电压	V _{IL}	0	—	0.6	V	3V	DATA, /WR, /CS _i /RD
		0	—	1.0		5V	
输入高电压	V _{IH}	2.4	—	3.0	V	3V	DATA, /WR, /CS _i /RD
		4.0	—	5.0		5V	
DATA, BZ, /BZ, /IRQ	I _{OL1}	0.5	1.2	—	mA	3V	V _{OL} =0.3V
		1.3	2.6	—		5V	V _{OL} =0.5V
DATA, BZ, /BZ	I _{OH1}	-0.4	-0.8	—	mA	3V	V _{OH} =2.7V
		-0.9	-1.8	—		5V	V _{OH} =4.5V
LCD 公共端灌电流	I _{OL2}	80	150	—	μA	3V	V _{OL} =0.3V
		150	250	—		5V	V _{OL} =0.5V
LCD 公共端拉电流	I _{OH2}	-80	-120	—	μA	3V	V _{OH} =2.7V
		-120	-200	—		5V	V _{OH} =4.5V
LCD SEG 端灌电流	I _{OL3}	60	120	—	μA	3V	V _{OL} =0.3V
		120	200	—		5V	V _{OL} =0.5V
LCD SEG 端拉电	I _{OH3}	-40	-70	—	μA	3V	V _{OH} =2.7V
		-70	-100	—		5V	V _{OH} =4.5V
上拉电阻	R _{UP}	40	80	150	kΩ	3V	DATA, /WR, /CS _i /RD
		30	60	100		5V	

15.3 交流参数

名称	符号	最小值	典型值	最大值	单位	测试条件	
						VDD	条件
系统时钟	f_{SYS1}	—	256	—	kHz	3V	片内 RC 振荡
		—	256	—		5V	片内 RC 振荡
系统时钟	f_{SYS2}	—	32.768	—	kHz	3V	晶振
		—	32.768	—		5V	
系统时钟	f_{SYS3}	—	256	—	kHz	3V	外接时钟
		—	256	—		5V	
LCD 频率	f_{LCD1}	—	$f_{SYS1}/1024$	—	Hz	—	片内 RC 振荡
		—	$f_{SYS2}/128$	—			晶振
		—	$f_{SYS3}/1024$	—			外接时钟
LCD 公共端周期	t_{COM}	—	n/f_{LCD}	—	sec	—	N: 公共端个数
串行数据时钟 (/WR 端)	F_{CLK1}	—	—	150	kHz	3V	占空比周期 50%
		—	—	300		5V	
串行数据时钟 (/RD 端)	F_{CLK2}	—	—	75	kHz	3V	占空比周期 50%
		—	—	150		5V	
串行接口复位脉宽	t_{CS}	—	250	—	ns	—	/CS
/WR, /RD 输入脉宽	t_{CLK}	3.34	—	—	μ S	3V	写模式
		6.67	—	—			读模式
		1.67	—	—	μ S	5V	写模式
		3.34	—	—			读模式
上升/下降时间串行数据时宽	t_r, t_f	—	120	—	ns	3V	—
						5V	
数据到 /WR, /RD 时宽的设置时间	t_{su}	—	120	—	ns	3V	—
						5V	
数据到 /WR, /RD 时宽的保持时间	t_h	—	120	—	ns	3V	—
						5V	
/CS 到 /WR, /RD 时宽的设置时间	t_{su1}	—	100	—	ns	3V	—
						5V	
/CS 到 /WR, /RD 时宽的保持时间	t_{h1}	—	100	—	ns	3V	—
						5V	

15 封装信息

15.1 LQFP44(10.0mm x 10.0mm PP=0.8mm)

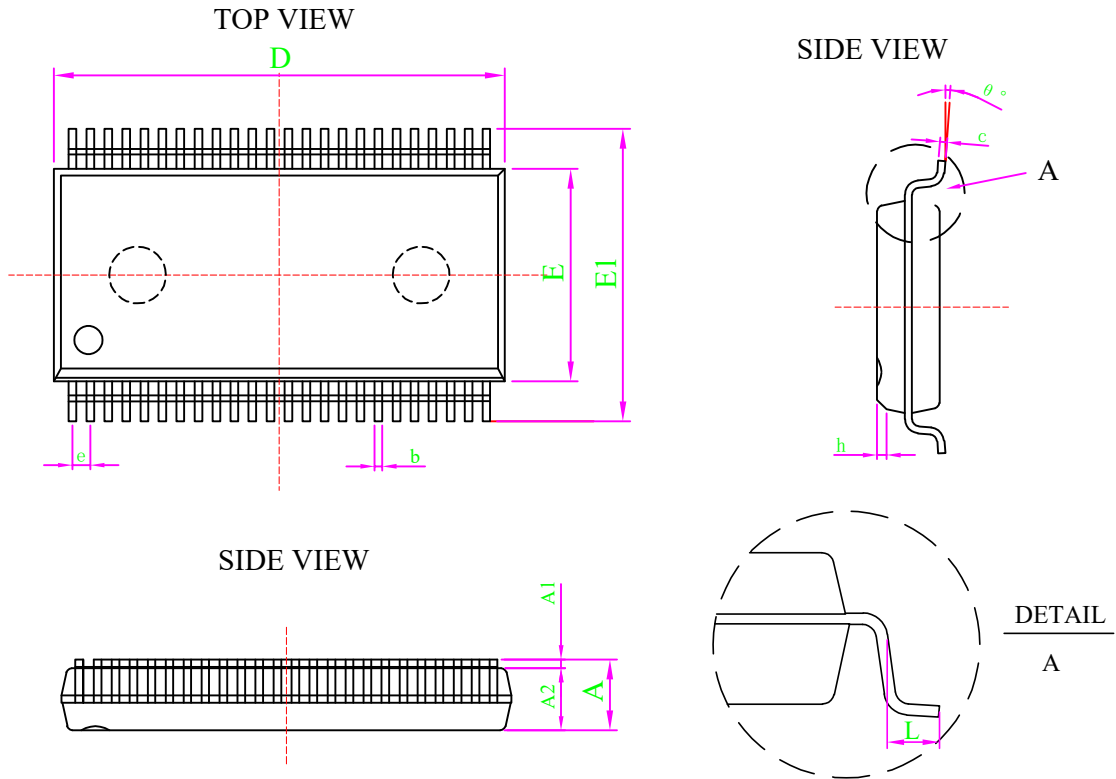


SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	-	-	1.70
A1	0.10	0.15	0.20
A2	1.30	1.40	1.50
b	0.28	-	0.36
b1	0.27	0.30	0.33
c	0.13	-	0.17
c1	0.12	0.13	0.14
D	9.90	10.00	10.10
E	11.80	12.00	12.20
eB	11.05	-	11.30
E1	9.90	10.00	10.10
e	0.80 BSC		
L	0.42	0.57	0.72
L1	0.95	1.00	1.15
θ	0	-	8°

Note:

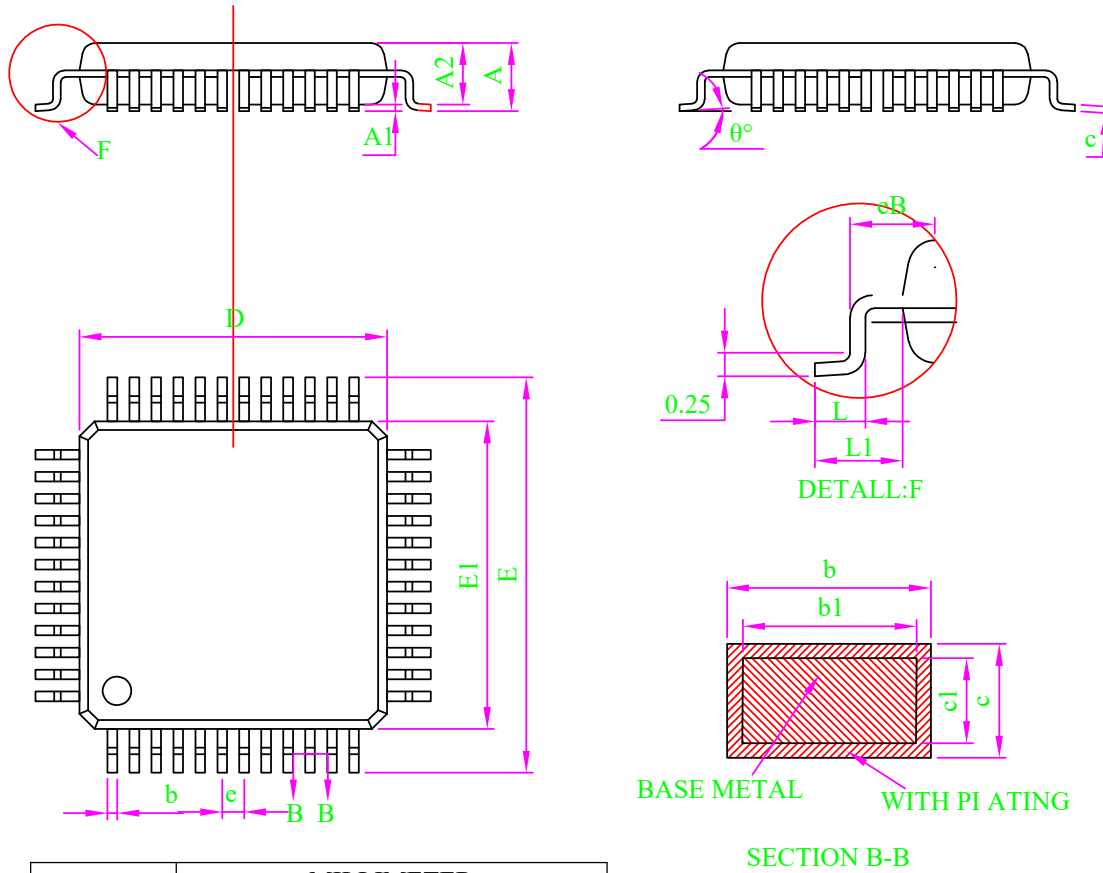
1. All dimension are in mm.
2. Dim D&E1 does not include plastic flash; Flash: Plastic residual around body edge after de junk/singulation.
3. Dim b does not include dambar protrusion/intrusion.
4. Plating thickness 0.007mm-0.015mm

16.2 SSOP48 (300mil) (15.9mm×7.5mm PP=0.635mm)



Dimensions			
SYMBOL	MIN	NOMINAL	MAX
A	—	—	2.80
A1	0.20	0.30	0.40
A2	2.20	2.30	2.40
b	0.24	—	0.33
c	0.14	—	0.25
D	15.80	15.90	16.00
E	7.40	7.5	7.60
E1	10.10	10.30	10.50
e	0.635BSC		
L	0.61	—	0.91
h	0.30	—	0.50
	0°	—	8°

16.3 LQFP48 (7.0mm × 7.0mm PP=0.5mm)

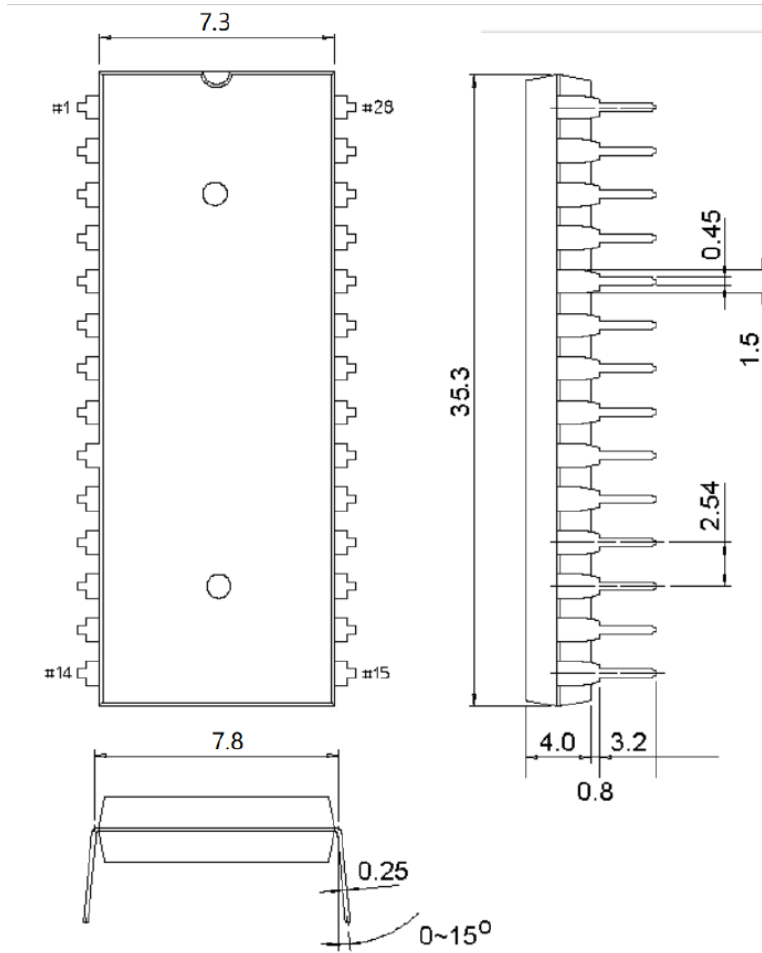


SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	-	-	1.70
A1	0.10	0.15	0.20
A2	1.30	1.40	1.50
b	0.18	-	0.26
b1	0.17	0.20	0.23
c	0.13	-	0.17
c1	0.12	0.13	0.14
D	6.90	7.00	7.10
E	8.80	9.00	9.20
eB	8.10	-	8.28
E1	6.90	7.00	7.10
e	0.50 BSC		
L	0.42	0.57	0.72
L1	0.90	1.00	1.10
θ	0	-	10°

Note:

1. All dimension are in mm.
2. Dim D&E1 does not include plastic flash; Flash: Plastic residual around body edge after de junk/singulation.
3. Dim b does not include dambar protrusion/intrusion.
4. Plating thickness 0.007mm-0.015mm

16.4 SDIP28: (288mil)(35.3mm×7.3mm PP=2.54mm)



17 免责声明

保修和责任 —— 本文档中的信息是正确可靠的，但我公司对于这些信息的准确性和完整性不作任何保证。对于此类信息的使用后果不负任何责任。在任何情况下，深圳市永嘉微电科技有限公司(以下简称本公司)不会承担任何间接、意外发生、惩罚性的相关性的损害赔偿，不管这些损害赔偿是基于侵权（包括疏忽）、保修、违约合同或是其他法律理论。

变更的权利 —— 本公司有权在任何时间对此文件发布的信息做出任何改动。更改过的文件将会取代之前所有公布的信息。您可随时查看我们的官网：

<https://www.szvinka.com/>

适用性 —— 本公司的产品并非是为那些用于对生命和安全有重大关系的系统和设备而设计的。对于使用本公司的产品而导致的故障，造成的人身伤害、甚至死亡、或是严重的财产或环境损害的应用程序。如果本公司的产品应用在此类的设备或应用程序中，本公司对此造成的风险将不承担任何的责任，因此这些风险由客户自行承担。

应用 —— 在这里所有描述有关产品的任何应用程序仅用于说明的目的。在没有进一步测试或修改的情况下，本公司对该应用程序的指定用途是否合适不作任何表示或保证。本公司不负责协助应用程序或客户的产品设计。同时客户应自行负责决定我司的产品是否适合应用计划产品、计划的

客户应适当的提供设计和运行，保障措施以尽量减少其产品与应用的相关风险。如果因客户的应用或产品的弱点或缺陷所产生的，或因使用其他第三方的产品而造成的任何缺陷、损失、费用支出等问题，本公司不承担任何责任。客户应负责为其使用本公司产品的第三方客户做必要的产品或应用的测试，以避免使用不当而造成不必要的损失。本公司对在此方面不承担任何责任。

商业销售条件 —— 本公司的产品销售条款适用于通用的商业销售条款。如有其他要求可另出一份单独有效的书面协议，在此种情况下，将适用该单独有效的书面协议条款和条件。关于客户采购本公司的产品，本公司在此明确拒绝适用客户的通用条款和条件。

出口控制 —— 本文档描述的产品以及其项目可能受出口管制条例限制。出口可能需事先获得国家机关许可。

18 历史版本

No.	版本	日期	修订内容	检查
1	1.0	2018-08-10	原始版本	YES
2	1.1	2018-10-11	添加参考电路	YES
3	1.2	2019-03-21	检查数据手册	YES
4	1.3	2024-06-08	更新内容	YES

[1] 在开始或完成设计之前，请查阅最近发布的文件。

[2] 自本档发布以来，本档中描述的设备产品状态可能已经发生了变化，并且在多个情况下可能会有所不同。最新的产品状态信息可在互联网上查询，网址为 <https://www.szvinka.com/>