



VK1624 数据手册

14×4/13×5/12×6/11×7

LED显示驱动芯片

Rev.1.3

知识产权说明

深圳市永嘉微电科技有限公司（以下简称“本公司”）已向国内外知识产权部门申请并获得了相关专利，享有这些专利的合法权益，并受到法律的严格保护。

本公司的产品及其相关专利权未经明确授权，任何公司、组织或个人均不得擅自使用。一旦发现任何侵权行为，本公司将采取一切必要的法律手段，坚决遏止此类不当行为，并追究侵权者因侵权行为给本公司造成的损失，或侵权者因此获得的不法利益。

本公司的名称和标识均为注册商标，受法律保护。未经本公司书面许可，任何单位或个人不得使用或仿冒。

在本公司知识产权的保护范围内，任何形式的许可证转让，无论是明示还是暗示，均不被允许。

1 概述

VK1624是一种数码管或点阵LED驱动控制专用芯片，内部集成有3线串行接口、数据锁存器、LED驱动等电路。SEG脚接LED阳极，GRID脚接LED阴极，可支持14SEG×4GRID、13SEG×5GRID、12SEG×6GRID、11SEG×7GRID的点阵LED显示面板。适用于要求可靠、稳定和抗干扰能力强的产品。采用SOP24/DIP24的封装形式。

2 特点

- 工作电压 3.0-5.5V
- 内置 RC振荡器
- 11个SEG脚，4个GRID脚，3个可配置SEG/GRID复用脚
- SEG脚只能接LED阳极，GRID脚只能接LED阴极
- 3线串行接口
- 8级整体亮度可调
- 内置显示RAM为14×8位
- 内置上电复位电路
- 抗干扰能力强
- 封装
SOP24(300mil)(15.40mm × 7.50mm PP=1.27mm)

3 应用领域

- 小家电
- 电磁炉/微波炉
- 压力表

4 选型表

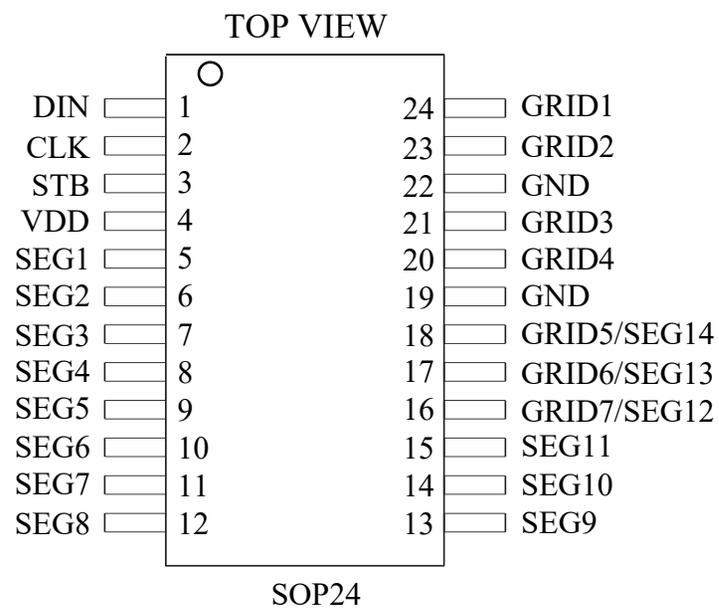
	共阴驱动	共阳驱动	按键	封装
VK1616	7段4位	4段7位	---	SOP16
VK1618	5段7位/6段6位 7段5位/8段4位	7段5位/6段6位 5段7位/4段8位	5×1	SOP18
VK1620	8段6位/9段5位 10段4位	6段8位/5段9位 4段10位	---	SOP20
VK1624	11段7位/12段6位 13段5位/14段4位	7段11位/6段12位 5段13位/4段14位	---	SOP24
VK1S68C	10段7位/11段6位 12段5位/13段4位	7段10位/6段11位 5段12位/4段13位	10×2	SSOP24
VK1Q68D	10段7位/11段6位 12段5位/13段4位	7段10位/6段11位 5段12位/4段13位	10×2	QFN24L (4mm*4mm)
VK1668	10段7位/11段6位 12段5位/13段4位	7段10位/6段11位 5段12位/4段13位	10×2	SOP24
VK1628	10段7位/11段6位 12段5位/13段4位	7段10位/6段11位 5段12位/4段13位	10×2	SOP28

说明:接共阴/共阳数码管都是SEG接阳极, GRID接阴极。

5 订购选项

产品型号	封装形式	管装数	盘(卷)装数	盒装数	箱装数	备注
VK1616	SOP16	1管/50		1盒/10000	1箱/100000	
VK1618	SOP18					
VK1620	SOP20	1管/36		1盒/2880	1箱/28800	
VK1624	SOP24	1管/30		1盒/2400	1箱/24000	
VK1S68C	SSOP24	1管/50		1盒/10000	1箱/100000	
VK1Q68D	QFN24L (4mm*4mm)		1卷/3000		1箱/24000	编带
VK1668	SOP24	1管/30		1盒/2400	1箱/24000	
VK1628	SOP28	1管/26		1盒/2080	1箱/20800	

6 管脚排列



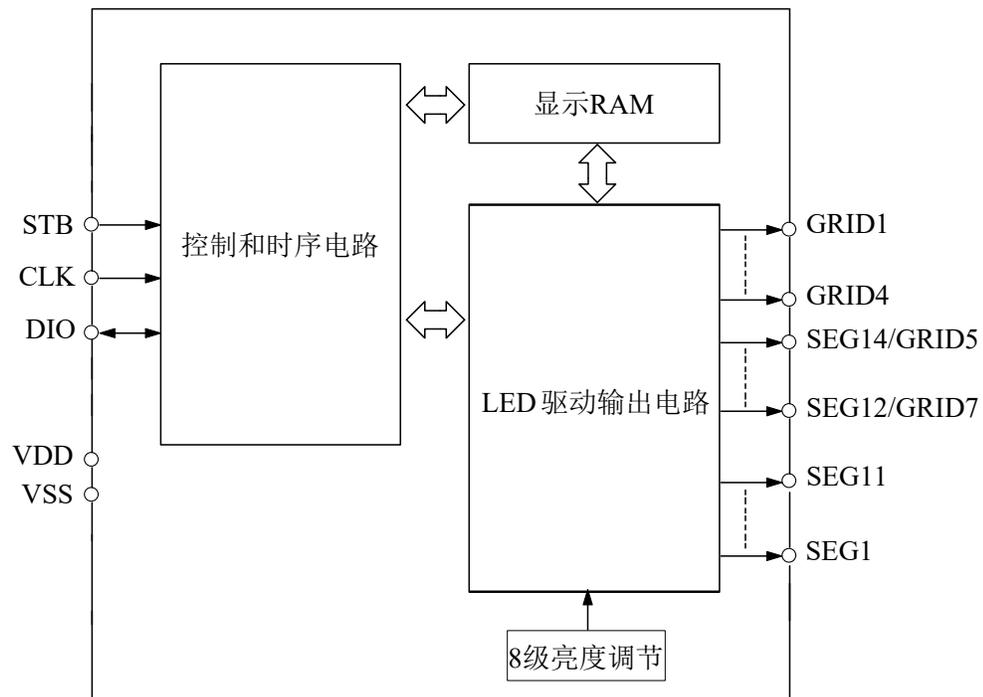
有关详细信息，请参见 [封装信息](#)

6.1 VK1624/SOP24管脚列表

脚位	管脚名称	输入/输出	功能描述
1	DIN	输入	数据输入端口，在时钟上升沿输入串行数据，从低位开始。
2	CLK	输入	时钟信号，在上升沿读串行数据到显示RAM，在下降沿输出数据。
3	STB	输入	片选信号，高电平禁止，低电平使能。在下降沿输入的数据作为命令。
4	VDD	电源正	电源正。
5-15	SEG1-SEG11	输出	LED段输出（P管开漏）。
16, 17 18	SEG12GRID7- SEG14/GRID5	输出	LED段/位复用输出，通过软件配置为段输出或者位输出。
20, 21 23, 24	GRID4-GRID1	输出	LED位输出（N管开漏）。
19,22	GND	电源负	电源负。

7 功能说明

7.1 框图



7.2 显示RAM-存储结构

静态显示存储器（RAM）结构为14×8位，存储所显示的数据。RAM的内容直接映射成LED驱动器的显示内容，显示地址为0×C0-0×CD，共14个显示单元。如果要打开/关闭某个LED，只需把对应的显示RAM位置1或者清0，例如控制SEG1脚和GRID1脚驱动的LED1亮灭，只需把对应的显示RAM（地址0×C0）的bit0位置1或者清0。应用中没有使用的SEG脚对应的RAM位清0。

RAM中的内容映射至LED的过程如下表所示：

段位	X	X	SEG14	SEG13	SEG12	SEG11	SEG10	SEG9	地址	SEG8	SEG7	SEG6	SEG5	SEG4	SEG3	SEG2	SEG1	地址	段位
GRID1									0xC1									0xC0	GRID1
GRID2									0xC3									0xC2	GRID2
GRID3									0xC5									0xC4	GRID3
GRID4									0xC7									0xC6	GRID4
⋮									⋮									⋮	⋮
GRID7									0xCD									0xCC	GRID7
	D7	D6	D5	D4	D3	D2	D1	D0		D7	D6	D5	D4	D3	D2	D1	D0		

说明：

1. 芯片显示RAM在上电瞬间其内部保存的值可能是随机的，建议客户对显示RAM进行一次上电清零，即上电后向14位显存地址（0×C0-0×CD）中全部写入数据0×00。
2. SEG脚只能接LED阳极，GRID脚只能接LED阴极，不可反接。

8 串行通信命令

8.1 通信接口

VK1624有3个通信脚。

STB脚信号用来使能/禁止和主控制器之间的通信，STB高电平禁止并初始化内部时序，STB低电平使能，在STB下降沿后由DIN脚输入的第1个字节作为指令，如果在指令或数据传输时STB被置为高电平，那么串行通讯被初始化,并且正在传送的指令或数据无效。

CLK脚为时钟输入脚，在上升沿读取串行数据，在下降沿输出数据。

DIN脚为数据输入脚，在时钟上升沿输入串行数据，从低位开始。

8.2 命令格式

指令用来设置显示模式和LED驱动器的状态。

在STB下降沿后由DIN端口输入的第一个字节作为指令，经过译码，取最高bit7、bit6两位来区别不同的指令，如下表：

bit7	bit6	功能
0	0	显示模式设置命令
0	1	数据读写设置命令
1	0	显示控制命令
1	1	地址设置命令

9 命令说明

9.1 显示模式设置命令

设置选择LED显示的段和位的个数（4~7 位，11~14 段），当该指令被执行时，显示被强制关闭，如果选择了相同的模式设置，命令不执行。上电时，默认显示模式为 11段7 位。

bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	显示模式
0	0	---				0	0	14段4位
0	0					0	1	13段5位
0	0					1	0	12段6位
0	0					1	1	11段7位

9.2 数据读写设置命令

该命令用来LED显示数据写和读以及相关的命令，bit1和bit0位不允许设置01或11。上电时，bit3-bit0数据为0。

bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	功能	说明	
0	1	---				0	0	数据读写模式设置	写数据到显示寄存器	
0	1			0				地址增加模式设置	地址自动增加	
0	1			1					固定地址	
0	1			0					工作模式设置	普通模式
0	1			1						测试模式

9.3 地址设置命令

设置显示RAM的地址（0xC0 - 0xCD），上电时,地址默认设为C0H。

bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	显示RAM地址	
1	1	---		0	0	0	0	0xC0	
1	1			0	0	0	1	0xC1	
1	1			0	0	1	0	0xC2	
1	1			0	0	1	1	0xC3	
1	1			0	1	0	0	0xC4	
1	1			0	1	0	1	0xC5	
1	1			0	1	1	0	0xC6	
1	1			0	1	1	1	0xC7	
1	1			1	0	0	0	0xC8	
1	1			1	0	0	1	0xC9	
1	1			1	0	1	0	0xCA	
1	1			1	0	1	1	0xCB	
1	1			1	1	0	0	0xCC	
1	1			1	1	1	0	1	0xCD

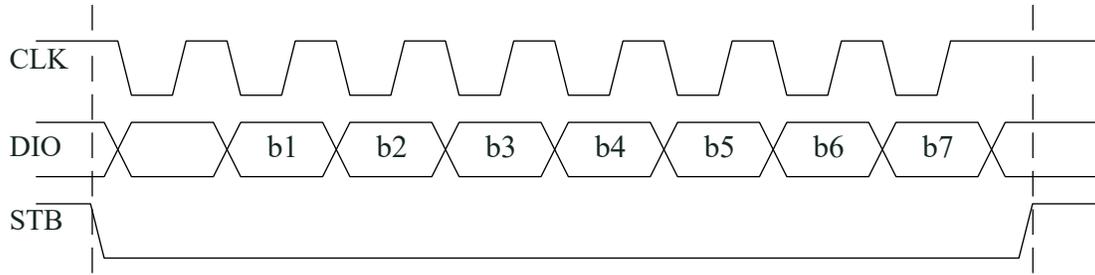
9.4 显示控制命令

设置显示的开关和选择显示亮度（8级）。

bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	功能	说明		
1	0	---			0	0	0	设置脉宽	设置脉宽为 1/16		
1	0				0	0	1		设置脉宽为 2/16		
1	0				0	1	0		设置脉宽为 4/16		
1	0				0	1	1		设置脉宽为 10/16		
1	0				1	0	0		设置脉宽为 11/16		
1	0				1	0	1		设置脉宽为 12/16		
1	0				1	1	0		设置脉宽为 13/16		
1	0				1	1	1		设置脉宽为 14/16		
1	0				0					显示开关	显示关
1	0				1						显示开

9.5 命令时序

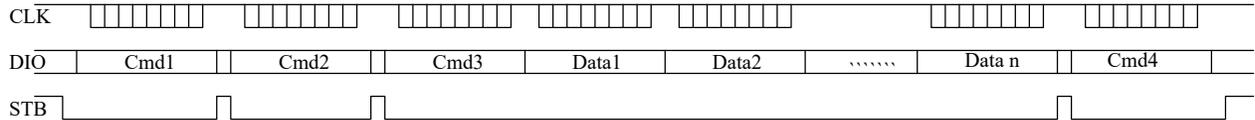
写命令或显示数据



10 命令应用

10.1 送显示数据(地址自动加1)

使用地址自动加1模式传送显示数据，先设置要传送数据的起始地址（对应显示RAM地址）。起始地址命令字发送完后，STB不需要置高直接传送显示数据，最多14字节，数据传送完后STB置高。



Cmd1: 显示模式设置命令 -设置选择LED显示的段和位的个数（可以在初始化时设置）

Cmd2: 数据读写设置命令 -设置地址自动增加（0×40）

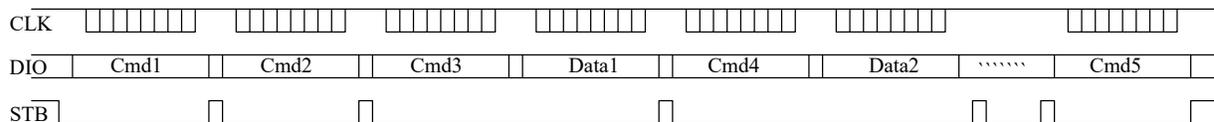
Cmd3: 地址设置命令 -设置显示RAM起始地址（0×C0-0×CD）

Data1-Datan: 送显示数据到Cmd3设置的起始地址和后面的显示RAM内（最多14个字节）

Cmd4: 显示控制命令 -显示开并设置显示亮度等级

10.2 送显示数据(固定地址)

使用固定地址模式传送显示数据，先设置要传送数据的地址（对应显示RAM地址），地址发送完后，STB不需要置高直接传送1字节显示数据，数据传送完后STB置高；再传送下1个显示数据的地址，STB不需要置高直接传送1字节显示数据，数据传送完后STB置高；...直到传送完最后1个字节显示数据，最多14字节。



Cmd1: 显示模式设置命令 -设置选择LED显示的段和位的个数（可以在初始化时设置）

Cmd2: 数据读写设置命令 -设置固定地址模式（0×44）

Cmd3: 地址设置命令 -设置显示RAM地址（0×C0-0×CD）

Data1: 送显示数据到Cmd3设置的显示RAM地址

Cmd4: 地址设置命令 -设置显示RAM地址（0×C0-0×CD）

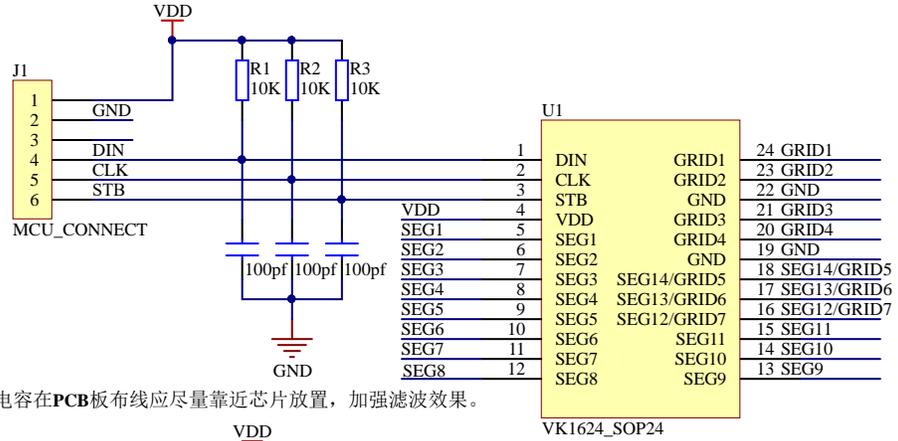
Data2: 送显示数据到Cmd4设置的显示RAM地址....最多传送14字节数据

Cmd5: 显示控制命令 -显示开并设置显示亮度等级

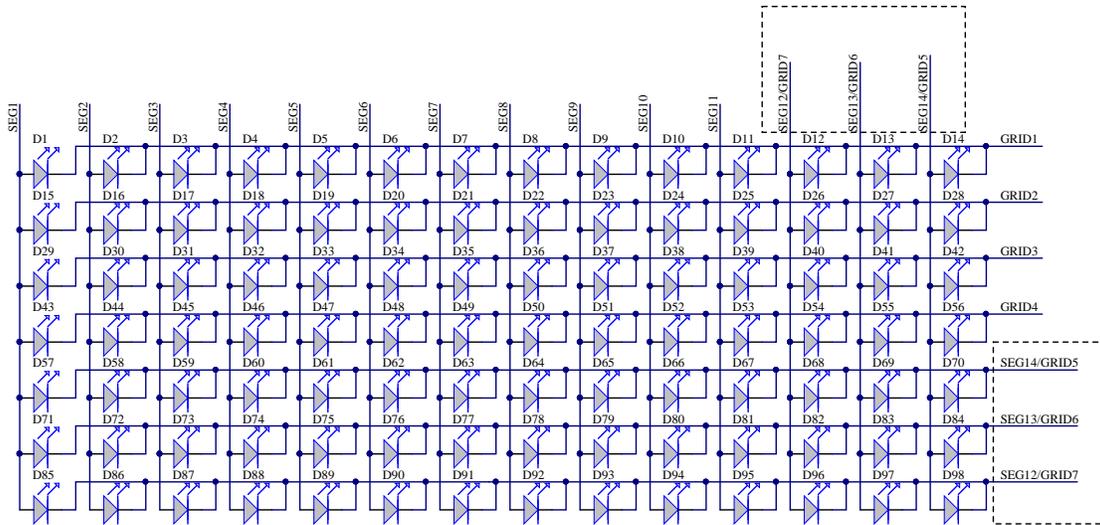
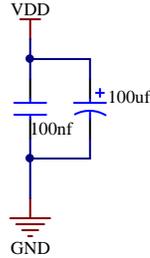
11 参考电路

周围干扰比较大时可以在通讯脚上串10R到10k电阻和pF级对地小电容单
片机(3.3V)和驱动芯片(5V)供电不一致时，通讯脚建议加电平转换电路

VDD=3V-5.5V



VDD、GND之间滤波电容在PCB板布线应尽量靠近芯片放置，加强滤波效果。



VK1624具有多种显示模式，可设置段和位的个数11
段7位，12段6位，13段5位，14段4位

SEG脚接LED阳极，GRID脚接LED阴极

12 电气特性

12.1 极限参数

特性	符号	极限值	单位
电源电压	VDD	-0.3~7.0	V
输入电压	V _{IN}	V _{SS} -0.5~V _{DD} +0.5	V
功率损耗	PD	400	mW
驱动输出电流	I _{OLGRID}	+250	mA
	I _{OHSEG}	-50	mA
存贮温度	T _{STG}	-50~+125	°C
工作温度	T _{OTG}	-40~+85	°C

12.2 直流参数

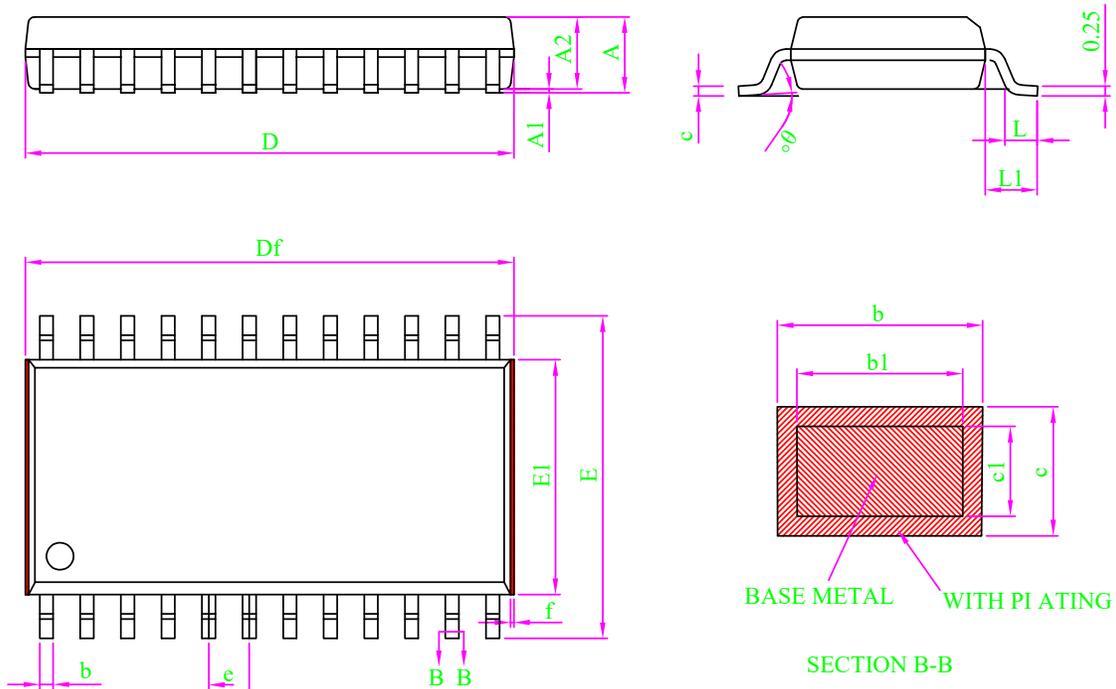
名称	符号	最小值	典型值	最大值	单位	测试条件	
						VDD	条件
工作电压	VDD	3.0	—	5.5	V	—	—
静态电流	I _{DD}	—	0.5	1.0	mA	5V	无负载/LED 关闭
高电平输出电流	I _{OHSEG1}	-20	-25	-40	mA	5V	VO=VDD-2V SEG1-SEG11 SEG12/GRID7-SEG14/GRID5
	I _{OHSEG2}	-25	-30	-50			VO=VDD-3V SEG1-SEG11 SEG12/GRID7-SEG14/GRID5
低电平输入电流	I _{OLGRID}	100	140	—	mA	5V	VO=0.3V GRID1- GRID4 SEG14/GRID5-SEG12/GRID7
高电平输出 电流容限	I _{TOLSEG}	—	—	5	%	VDD	VO=VDD-3V(VDD=5V) VO=VDD-2V(VDD=3V) SEG1 to SEG11, SEG12/GRID7 to SEG14/GRID5
输入低电压	V _{IL}	0	—	0.3	VDD	VDD	STB, CLK, DIO
输入高电压	V _{IH}	0.7	—	1.0		VDD	
下拉电阻	R _L	—	—	—	kΩ	5V	—

12.3 交流参数

参数	符号	最小值	典型值	最大值	单位	测试条件
传输延迟时间	t_{PLZ}	—	—	300	nS	CLK → DOUT
	t_{PZL}	—	—	100	nS	CL=15pF, RL=10K Ω
上升时间	t_{ZH1}	—	—	2	μS	CL=300pF SEG1-SEG11
	t_{TZH2}	—	—	0.5	μS	CL=300pF GRID1-GRID4 SEG12/GRID7~SEG14/GRID5
下降时间	t_{THZ}	—	—	1.5	μS	CL = 300pF SEGn,GRIDn
最大输入时钟频率	F_{MAX}	—	—	1	MHz	占空比 50%
输入电容	C_I	—	—	15	pF	—

13 封装信息

13.1 SOP24 (300mil) (15.40mm×7.5mm PP=1.27mm)



Note:

- All dimension are in m
- Dim D&E1 does not include plast flash; D_f includes plastic flash(f);
Flash: Plastic residual around body edge after de junk/singulation.
- Dim b does not include damb protrusion/intrusion.
- Plating thickness 0.007mm-0.020mm

SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	-	-	2.64
A1	0.10	0.15	0.20
A2	2.24	2.34	2.44
b	0.39	-	0.47
b1	0.38	0.41	0.43
c	0.25	-	0.30
c1	0.24	0.25	0.26
D	15.19	15.29	15.38
D_f	15.29	-	15.79
E	10.10	10.30	10.50
E1	7.40	7.50	7.60
e	1.27 BSC		
L	0.71	0.86	1.01
L1	1.30	1.40	1.50
θ	0	-	8°
f	0.05	-	0.20

14 免责声明

保修和责任 —— 本文档中的信息是正确可靠的，但我公司对于这些信息的准确性和完整性不作任何保证。对于此类信息的使用后果不负任何责任。在任何情况下，深圳市永嘉微电科技有限公司(以下简称本公司)不会承担任何间接、意外发生、惩罚性的相关性的损害赔偿，不管这些损害赔偿是基于侵权（包括疏忽）、保修、违约合同或是其他法律理论。

变更的权利 —— 本公司有权在任何时间对此文件发布的信息做出任何改动。更改过的文件将会取代之前所有公布的信息。您可随时查看我们的官网：

<https://www.szvinka.com/>

适用性 —— 本公司的产品并非是为那些用于对生命和安全有重大关系的系统和设备而设计的。对于使用本公司的产品而导致的故障，造成的人身伤害、甚至死亡、或是严重的财产或环境损害的应用程序。如果本公司的产品应用在此类的设备或应用程序中，本公司对此造成的风险将不承担任何的责任，因此这些风险由客户自行承担。

应用 —— 在这里所有描述有关产品的任何应用程序仅用于说明的目的。在没有进一步测试或修改的情况下，本公司对该应用程序的指定用途是否合适不作任何表示或保证。本公司不负责协助应用程序或客户的产品设计。同时客户应自行负责决定我司的产品是否适合应用计划产品、计划的应用程序以及第三方客户的使用。

客户应适当的提供设计和运行，保障措施以尽量减少其产品与应用的相关风险。如果因客户的应用或产品的弱点或缺陷所产生的，或因使用其他第三方的产品而造成的任何缺陷、损失、费用支出等问题，本公司不承担任何责任。客户应负责为其使用本公司产品的第三方客户做必要的产品或应用的测试，以避免使用不当而造成不必要的损失。本公司对在此方面不承担任何责任。

商业销售条件 —— 本公司的产品销售条款适用于通用的商业销售条款。如有其他要求可另出一份单独有效的书面协议，在此种情况下，将适用该单独有效的书面协议条款和条件。关于客户采购本公司的产品，本公司在此明确拒绝适用客户的通用条款和条件。

出口控制 —— 本文档描述的产品以及其项目可能受出口管制条例限制。出口可能需事先获得国家机关许可。

15 历史版本

No.	版本	日期	修订内容	检查
1	1.0	2018-08-10	原始版本	YES
2	1.1	2018-10-11	添加参考电路	YES
3	1.2	2019-03-21	检查数据手册	YES
4	1.3	2024-08-09	更新内容	YES

[1] 在开始或完成设计之前，请查阅最近发布的文件。

[2] 自本档发布以来，本档中描述的设备产品状态可能已经发生了变化，并且在多个情况下可能会有所不同。最新的产品状态信息可在互联网上查询，网址为 <https://www.szvinka.com/>